本实验用到的指令集同上个实验：



设计过程草图：

图示, 示意图

描述已自动生成

图表, 箱线图

描述已自动生成

在完成代码后

首先，我们要修改func配置文件

将…\cdp\_ede\_local\mycpu\_env\func文件夹共享至我们的虚拟机

共享后应处于/mnt/hgfs目录中

文本

描述已自动生成

进入func目录，使用make EXP=7编译

文本

描述已自动生成

打开gettrace工程，即…/cdp\_ede\_local/mycpu\_env/gettrace/gettrace.xpr

运行gettrace工程的仿真（进入仿真界面后，直接点击run all等待仿真运行完成），生成新的参考trace文件golden\_trace.txt

打开Vivado 2019

点击界面下方的Tcl Console

输入命令：

cd …(用于存放clone仓库的路径)/cdp\_ede\_local/mycpu\_env/soc\_verify/soc\_bram/run\_vivado

进入create\_project.tcl所在目录

输入命令：

source ./create\_project.tcl

根据create\_project.tcl创建Vivado项目

更新代码文件至…(用于存放clone仓库的路径)/cdp\_ede\_local/mycpu\_env/myCPU/

双击PROJECT MANAGER的Source框中所使用的inst\_ram

目录树：Design Sources > soc\_lite\_top > inst\_ram

图形用户界面, 文本, 应用程序, 电子邮件

描述已自动生成

重新定制inst\_ram的COE File，选择对应func的coe文件（mycpu\_env/func/obj/inst\_ram.coe）

图形用户界面, 文本, 应用程序

描述已自动生成

同理，更新data\_ram

图形用户界面, 文本, 应用程序

描述已自动生成

（需要进行Generate操作）

inst\_ram的综合需要比较长的时间，耐心等待

之后可进行仿真，正确日志如下：

图形用户界面, 文本, 应用程序

描述已自动生成

最后进行上板，结果如下：